

高速基板回転型MOCVD装置を用いたGaAs-on-Siウェーハの開発

Development of GaAs-on-Si Wafers Using a High-speed Rotating-substrate Type MOCVD Apparatus

森谷明弘⁽¹⁾ 立川昭義⁽²⁾ 矢部愛次⁽²⁾ 二木登史郎⁽²⁾
Akihiro MORITANI Akiyoshi TACHIKAWA Aiji YABE Toshiro FUTAGI
 藍郷崇⁽²⁾
Takashi AIGO

抄 録

標記MOCVD(Metal Organic Chemical Vapor Deposition)装置を用いて、Si基板上にGaAs-AlGaAs系エピタキシャル層を成長したGaAs-on-Siウェーハを開発し、HEMT(High Electron Mobility Transistor)とMESFET(Metal-Semiconductor Field Effect Transistor)のデバイス試作によって、そのウェーハの評価を行なった。この結果、GaAs-on-Siの課題とされてきた高転位密度、表面ラフネス、Siのオートドーピング等の問題点がクリアできることを示した。特に、パワMESFETでは、放熱優位性に加えて、界面高電子密度層の存在に起因する寄生容量の効果が回避でき、携帯電話向けデバイスとして、その実用化に近いことを述べた。

Abstract

GaAs-on-Si wafers have been developed which consist of epitaxial layers of a GaAs-AlGaAs system grown on Si substrates using a metal organic chemical vapor deposition (MOCVD) apparatus of a high-speed rotating-substrate type, and the quality of these wafers were checked through two devices of a high electron mobility transistor (HEMT) and a metal-semiconductor field effect transistor (MESFET) made on an experimental basis to appreciate the wafers. As the results of checking, it was ascertained that such points at issue so far pertaining to GaAs-on-Si as the high dislocation density, the surface roughness, the automatic doping of Si and so could be cleared. Especially, the power MESFET has an advantage of the outgoing radiation and, in addition to this, can get around the effect of parasitic mass due to the existence of the layers with a high electron density at the phase boundary. Therefore, it is considered that its practical use as a device for the portable telephone is not far, which is described in this paper.

1. 緒 言

GaAs等化合物半導体の応用デバイスとして、これまで光学素子(発光ダイオード、レーザ等)が主役であったが、近年の携帯電話の隆盛によりGaAs電界効果トランジスタ(Field Effect Transistor, 以下FETと記す)の需要が増大してきている。FETとして、引き上げGaAs単結晶(Liquid Encapsulated Czochralski, LEC-GaAs)基板上にエピタキシャル(以下、エピと略す)成長することにより形成された高出力低消費電力(高効率)のMESFET(Metal-Semiconductor FET)並びにHEMT(High Electron Mobility Transistor)構造のものが使用され、かつ精力的に開発されている。これらの電子デバイス用の基板として、LEC-GaAs基板上のエピウェーハ(GaAs-on-GaAs)をSi基板上にGaAsをエピ成長して製作したGaAs-on-Si基板で置き換えることが本研究の目的とするところである。

1984年のGaAs-on-Siに関するイノベーション¹⁾以来、大口径で、

熱放散性に優れ、安価なGaAsウェーハが得られるとして、これまで種々のGaAs-on-Si応用デバイスが試作評価されてきた。しかし、いまだにその応用製品の実用化をみていない。その主な原因として、LEC-GaAs基板と比べて、(1)転位密度が高い、(2)表面モフォロジが悪い、(3)GaAs-Si界面においてSiがGaAsエピ層に拡散することによって生ずる導電性GaAs界面層に起因する寄生容量が発生する、(4)GaAsの成長中にSi基板の裏面や側面からガス化したSiのGaAs成長面へのドーピング(オートドーピング)が生ずる、等が考えられる。

(1)に関しては、特にオプトデバイスにおける発光効率に悪影響を与えるため、様々な方法で低減が図られてきたが、 10^5cm^{-2} 以下を達成するには、特殊な技術を要し生産性が低下し、結果としてウェーハのコスト高を招いてしまう。(2)に関しては富士通研究所から、表面の凹凸の原因の一つであるピットがHEMTの電気的特性

⁽¹⁾ 技術開発本部 先端技術研究所 半導体基盤研究部
主幹研究員 工博

⁽²⁾ 技術開発本部 先端技術研究所 半導体基盤研究部
主任研究員

に悪影響を与えるとの指摘があり²⁾、この対策としてGaAs-on-Siウェーハを機械的に研磨し、その上に再成長してモフォロジを改善したエピウェーハを用いれば良好な結果が得られるとの報告があった³⁾。しかし、これもウェーハが大幅なコスト高となり実用的でない。(3)に関しては、過去のFET試作評価から寄生容量が原因でon GaAsと比較してその高周波特性において、10~20%の遅延時間の増大や遮断周波数の低下が報告されている^{4,5)}。(4)に関してはSiが水素と反応して裏面からガス化(SiH₄化)し、GaAsエピ層に混入し、その導電率を設計値からずらしてしまうことが起こり、FETのしき値電圧(V_{th})の面内分布を悪化させることになる。この対策として、Siウェーハの裏面に熱酸化法等でSiO₂を被覆することでこれを解決してきているが⁶⁾、これもウェーハのコスト高及びこのプロセスが遠因となって、表面のラフネスを増大させてしまう。

このような背景の下で、我々は転位の影響を受けにくいと考えられるHEMTやMESFETの表面電子デバイスへの応用に着目し、GaAs-on-SiのためのMOCVD成長条件を最適化し、表面モフォロジの改善を図ってきた。また次章で述べるように、縦型高速回転基板MOCVDによりSiO₂等の被覆無しでもSiのオートドーピングを無視できる程度に小さくできることを示した。そして、同デバイスを試作評価することによって、上記(1)と(2)の問題点はその特性に大きな障害とはならないことを示してきた^{7,8)}。

ここでは、MOCVDによるGaAs-on-Siのエピ成長法について述べ、同ウェーハを用いた電子デバイスの試作評価を通じて、実用化への課題を克服できることを示す。特に、ゲート面積の大きなパワFETに対しては、GaAs-on-Siの優位性(安価、高放熱特性)が発揮でき、かつ前述の寄生容量の問題もクリアできることを示す。

2. 縦型高速回転基板型MOCVD装置によるGaAs-on-Siウェーハの製作

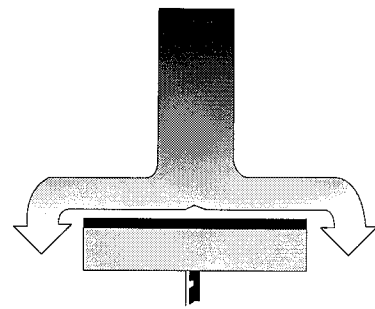
2.1 装置の特徴

装置の最大の特徴である高速回転型円盤に垂直にガスを流したときのガスフローの模式図を図1に示す⁹⁾。図1(b)の通常回転数(5~10rpm)の場合と図1(a)の高速回転(800~1500rpm)の場合のガス流を非常に単純化して比べると、(a)では遠心力効果により、ガス流に(b)のようなタービュランスが無く、基板とより密着し、ガス原料が基板表面近傍で基板の熱により分解して基板表面に拡散してくる、いわゆる、拡散層をより均一にかつ薄くできる。このため、結果として膜厚均一性に優れたエピ膜を得ることができる。図2に、より詳細な計算結果と実験結果を示している¹⁰⁾。図3に4インチSi基板上に成長したGaAsエピ膜の均一性を調べた結果を示す。約2.7μmの膜厚において、そのウェーハ面内均一性が±0.7%と非常に優れた値が得られている(他の装置では通常1~3%)。4.1節で述べるように結果的にFETのV_{th}の均一性にこれが反映されることになる。

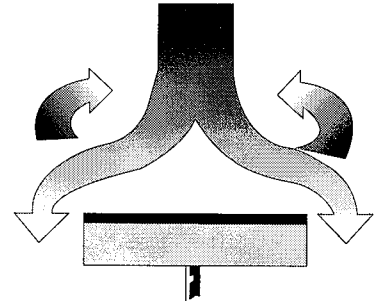
2.2 Si基板上へのGaAsエピタキシャル成長

Si基板として、(001)面から<110>方向に3°傾斜したものを用いた。GaAs、AlGaAsのエピタキシャル成長には、いわゆる2段階成長法¹⁾を用いた。400℃で約200Åの成長を行ない、その後650~700℃の通常温度で合計3.0~3.5μm厚のGaAs-AlGaAs層の成長を行なう。

表面平坦性を良くするため、場合によっては、600℃で数分間の成長をこの間に挿入する。原料ガスとして、TMG(トリメチルガリ

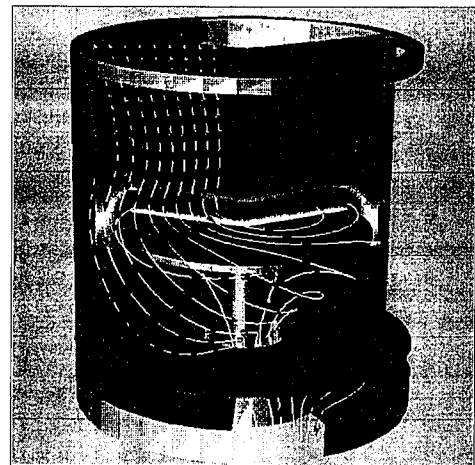


(a) 高速回転(800~1500rpm)



(b) 低速回転(5~10rpm)

図1 回転円盤に対するガスの流れ



(a) 計算機シミュレーションによるガス流



(b) 煙を使った模擬実験による基板近傍のガス流
図2 縦型高速回転基板MOCVD炉におけるガスのフローパターン¹⁰⁾

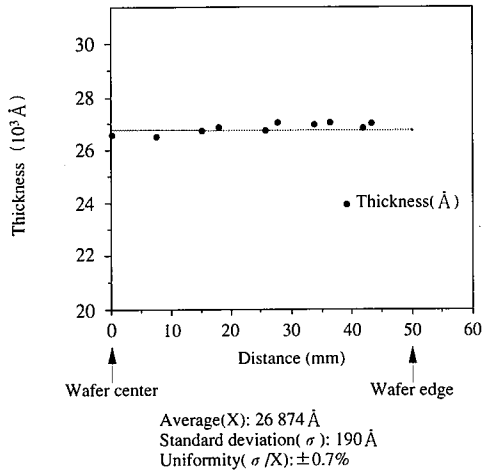
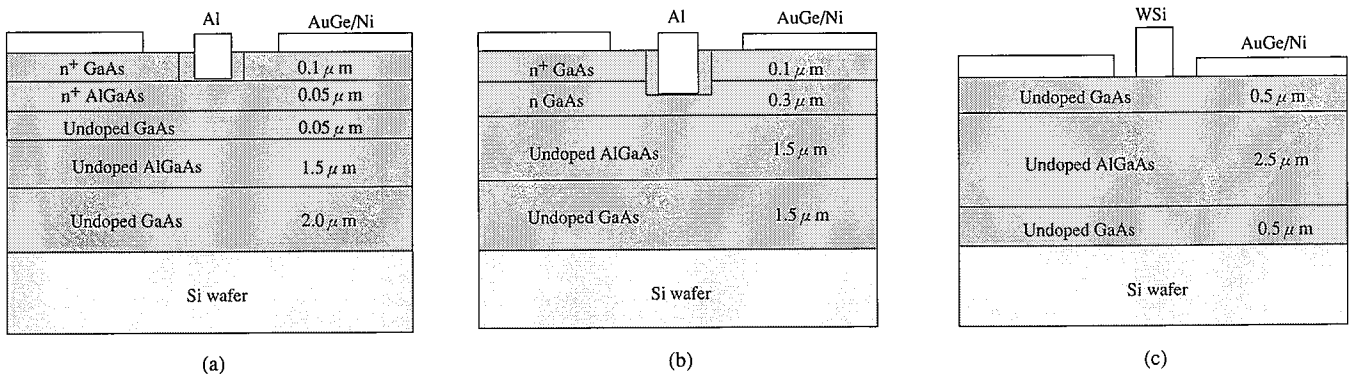


図3 4インチGaAs-on-SiウェーハにおけるGaAsエピ膜厚の均一性

ウム), TMA(トリメチルアルミニウム), AsH₃(アルシン)を, ドーピングガスとして, Si₂H₆(ジシラン)を用いた。無添加GaAsの電子濃度をC-V特性の測定等で評価したところ, 基板からのオートドーピングの影響はほとんど無いことが分かった。これは一般に行なわれている横型成長炉で認められるオートドーピング効果と比べて, 本装置では, 高速ガス流がSi基板の端面と裏面からの発生ガスを外側に掃き捨てる効果を持っているためと考えられる。したがって, オートドーピングを回避するためのSiO₂膜を用いた裏面コーティングは不要で, これが本装置の大きな利点となっている。

2.3 電子デバイス用エピウェーハの製作

図4(a), (b), (c)にそれぞれ新日本製鐵の代表的なSi基板上的HEMT, パワMESFET, イオン注入MESFETのエピ層構造を示している。ここで無添加(undoped)GaAsとAlGaAsの代表的なキャリア濃度はV/III比によって制御され, それぞれ, ホール濃度p=8×10¹⁴/cm³, p=7×10¹⁵/cm³である。また, MESFETの活性層のGaAsの代表的な電子濃度はn=2×10¹⁷/cm³で, 室温における移動度は約3000cm²/Vsである。HEMTの電子走行層のGaAsの移動度として, 室温で約5000cm²/Vsが得られている。同AlGaAs層はリーク電流の低減や耐圧の増大に有効的に働くため, Si基板上的FETでは不可欠な層であるといえる。なお, 転位低減のための熱処理や超格子層の挿入等を行っていないので, これまでのエッチピットや電子顕微鏡による観察から, 10⁸/cm²台の表面に貫通する転位密度が存在している。



(a)HEMT構造 (b)パワMESFET構造 (c)イオン注入MESFET構造

図4 GaAs-on-Siのエピ層構造デバイスプロセス後の電極構成を白抜で示している。

3. 電子デバイス試作によるGaAs-on-Siの評価

3.1 HEMTとイオン注入MESFETのVth面内分布評価

LEC-GaAs基板の場合, イオン注入FETのVthと転位網の位置関係に相関があることが明かにされている¹¹⁾。ここでは, GaAs-on-Siにおける, 転位欠陥や表面ラフネスのFET特性に対する影響を調べるために, (a)HEMT(全エピプロセス)と(b)イオン注入MESFETのVthのウェーハ面内でのバラツキσVthを測定・評価した。それぞれのエピ層構成は図4(a)と4(c)に示したものである。

図5にゲート長1.2μm, ゲート巾30μmのHEMT on SiのVthの微小面内分布の一例を示す。3インチのウェーハ中央部ではσVthが約9mV, ウェーハ端から15mmの位置でも約14mVと現在市販のGaAs ICにおける値(20~30mV)とそん色無く, 故障素子も測定範囲内では見つかっていない⁸⁾。

これに対して, イオン注入MESFETのVthの微小面内分布の一例を示したのが図6である。FETアレーはゲート長0.5μm, ゲート巾10μmのFET素子で構成されている。活性層は加速電圧30kVで, Siイオンドーズ量, 8×10¹²/cm²の注入条件で形成され, p型の埋込み層を備えている。図6から分かるように, イオン注入プロセスを用いると転位との相互作用に起因すると思われるVthの異常値が所々に認められ, かつ故障素子(open, short)も存在する。結果として

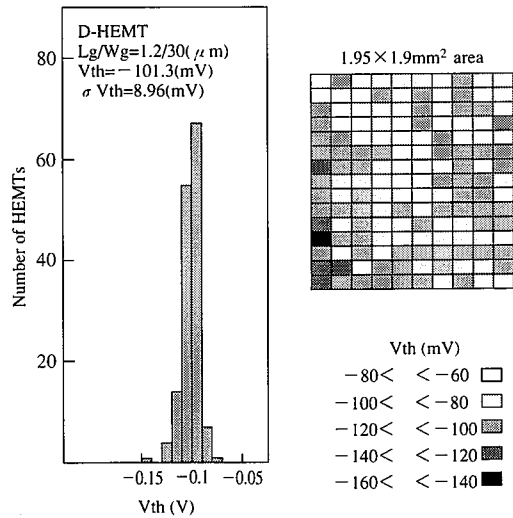


図5 HEMT on SiのVthの微小面内分布(ウェーハの中央部)

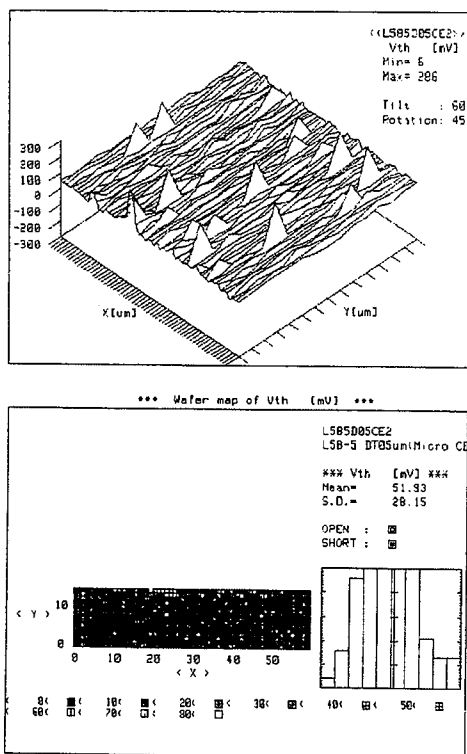


図 6 イオン注入MESFETのVthの微小面内分布¹³⁾

σ Vthの値が30~50mVとなってしまう。過去にもイオン注入プロセスを用いてGaAs-on-SiでICの試作が行われてきたが¹²⁾、現在に至っても実用化できていない原因はこの異常素子を含むため、歩留りや信頼性に問題があったためと想像できる。しかし最近、FETのゲート近傍に局所的に応力を加える方法によって、Vthの不均一性がかなり改善できるようになった¹³⁾。一方、前述のように、すべてエピ層で構成するHEMTやデジタル用MESFETではVthへの転位の影響を受けず、歩留りや信頼性の面でGaAs-on-GaAsに劣ることは無いといえる。

3.2 高周波特性評価

高周波プローブを用いて1~20GHzの範囲で上記HEMT on SiのS (Scattering)パラメータを測定し、この結果から電流増幅率(h_{21})が1となる遮断周波数 f_T 並びに新しくHEMT on Si用に構築した等価回路のパラメータを求めた¹⁴⁾。 f_T をHEMT on GaAsと比較した場合、on Siでは10~20% f_T が低下する。これは界面に存在する高電子濃度層と表面の金属電極(主にボンディング用パッド)間の寄生容量に起

因することが分かっている。シミュレーションの結果から、界面に $4 \times 10^{16}/\text{cm}^3$ 以上のキャリアが存在すれば、寄生容量が発生することが予想できている¹⁵⁾。Si基板をエッチングにより除去して、界面側のGaAs面のラマン散乱分光法により、我々の通常の成長条件では、SiのGaAsへの拡散により、少なくとも $2 \times 10^{18}/\text{cm}^3$ の電子濃度が存在することを確認できた¹⁶⁾。

半絶縁性LEC-GaAs基板上FETの真性領域の単純化した等価回路を図7(a)に示す。ここに C_{gs} , R_i , g_D はそれぞれ、ゲート・ソース間容量、入力抵抗、ドレインコンダクタンスである。GaAs-on-Siの場合には、図7(c)のモデルを考慮して、図7(b)の等価回路になると考えられる。ここに、 C_{gp} , R_{gp} はそれぞれ、界面導電層と電極、特にゲートパッド間に発生する寄生容量と抵抗である。

遮断周波数 f_T は、図7(a)の場合、相互コンダクタンスを g_m とすると、 $f_T \sim g_m / 2\pi C_{gs}$ と表されるが、(b)の場合

$$f_T \sim g_m / 2\pi C_{gs}(1 + C_{gp}/C_{gs}) \dots (1)$$

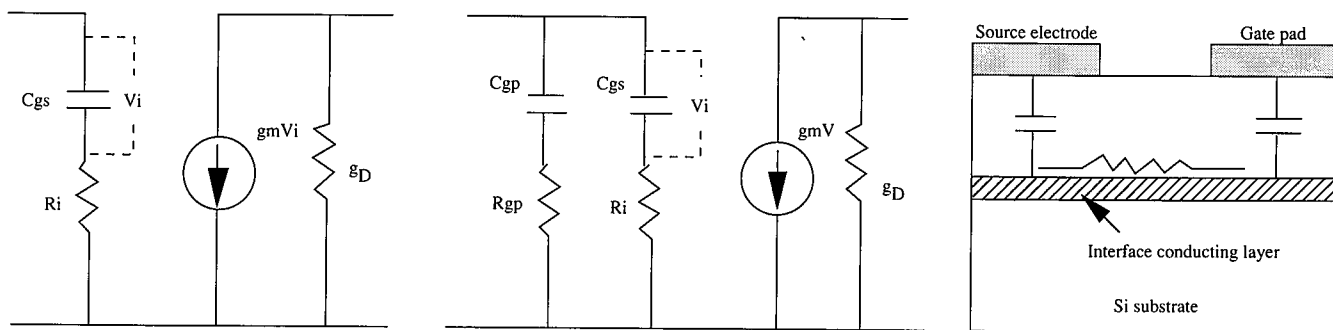
となるため、 C_{gp} の低下が高周波特性向上の重要なポイントとなる。GaAs-on-Siでは C_{gp} の存在が不可避とすれば、 R_{gp} を大きくするか、(1)式から、 C_{gp}/C_{gs} の比の値を低減するデバイス構造とすれば高周波特性をon GaAs並にすることができる。

寄生容量 C_{gp} の低減方法として、ゲート幅の小さなデバイスでは、 C_{gp} はパッドと界面層間の容量の寄与がほとんどを占めるため、(1)パッド面積を可能な限り小さくする、(2)パッド金属の下に SiO_2 等の絶縁膜を挿入し、パッド電極-界面層間の距離を大きくする、等が考えられる。実際、パッド面積を80から、 $50\mu\text{m}$ 角にすることにより、 C_{gp} は約1/2となり、更に $0.3\mu\text{m}$ 厚の SiO_2 層を挿入することにより、更に約1/2に減少した。図8に SiO_2 膜を挿入したときのゲートパッド容量 C_{gp} 及び遮断周波数 f_T の実験値を示している。同図より、本方法によりその高周波特性の改善が可能であることが分かる。

他の方法として、ゲートパッドの周辺に界面層を含むエピ層をSi基板までエッチングして溝を掘り、パッド部を他から分離することが考えられる。これは図7(b)における R_{gp} を非常に大きくすることに対応する。

3.3 パワMESFET on Siの入出力特性

以上の検討から、GaAs-on-Siの応用として実用化への最短距離にあるデバイスはパワFETであるといえる。なぜなら、パワFETは大電流を制御するためゲート幅が大きくなり、真性部の C_{gs} が大となり、(1)式の C_{gp}/C_{gs} が1に較べて小さくなるため、寄生容量の効果が無視できるようになるからである。また、GaAsに比べてSi基板が放熱性に優れているため、同一基板厚さでもより高出力を取り出す



(a) LEC-GaAs基板上FETの真性領域の等価回路 (b) GaAs-on-Siを用いたFETの等価回路 (c) GaAs-on-Siにおける界面導電層と寄生容量モデル
図 7 FETの単純化した等価回路

ことができる。更に、現在、携帯電話及びその基地局用の高出力低消費電力GaAs FETの需要が盛り上がっている中で、その低価格指向にもGaAs-on-Siが答えられるからである。

図9の断面構造で試作した携帯電話仕様のFETのSEM写真を写真1に示す。ゲート長 $L_g=0.8\mu\text{m}$ 、ゲート巾 $W_g=5.6\text{mm}$ でゲートパッド面積は $50\times 50\mu\text{m}^2\times 2$ となっている。各ゲートをつなぐバスラインと同パッドの下に寄生容量低減のための SiO_2 層が挿入されている。ゲートがこの大きさになると C_{gp}/C_{gs} 比は約0.1であり、パッド周囲の溝がある無しにかかわらず同様の高周波特性を示した。これをチップ化し、パッケージング後、ロードプル法により、0.85GHzで入出力特性を評価した結果を図10に示す¹⁷⁾。利得が20dB以上で直線性にも優れている。効率も高く、on GaAs市販品並以上の特性が得られており、特性上は実用化レベルに達しているといえる。

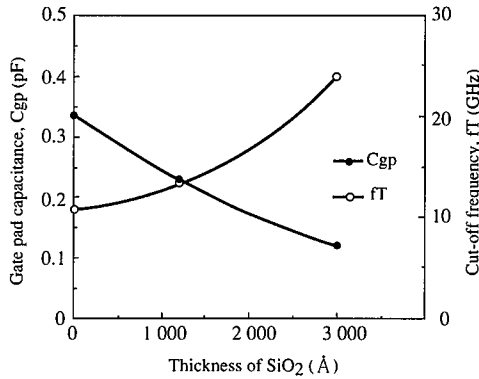


図8 ゲートパッド下に挿入した SiO_2 膜の厚さとゲートパッド容量(C_{gp})及び遮断周波数 f_c の相関性

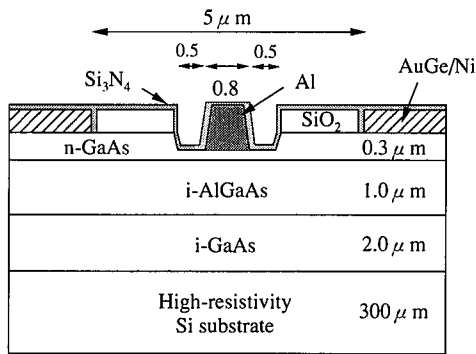


図9 試作したパワMESFET on Siの断面構造

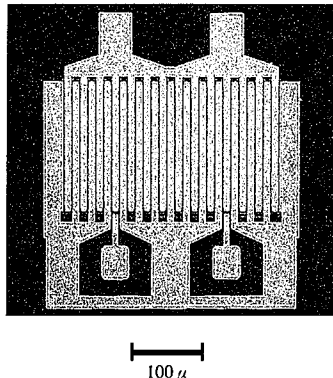


写真1 試作したパワMESFET on SiのSEM写真

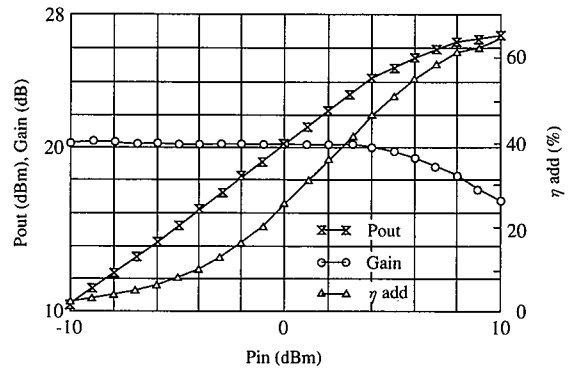


図10 試作したパワMESFET on Siの入出力特性 ($W_g=5.6\text{mm}$, 測定周波数 $f=0.85\text{GHz}$, ドレイン電圧 $V_{ds}=3.6\text{V}$)

4. 結 言

緒言で述べたGaAs-on-Siに関する課題をデバイス試作評価により克服できることを示した。GaAs-on-Siウエーハでon-GaAs並の電気的特性が得られれば放熱特性やコスト面での優位性がクローズアップされ、実用製品が現実のものとなる。ちなみに、上記デバイス等の信頼性試験が進行中であることから、これらをクリアできれば、携帯電話やその基地局用のパワFET用として、GaAs-on-Siが活躍できる時は遠くないと考えられる。

参考文献

- 1) Akiyama, M., Kawarada, Y., Kaminishi, K. : Jpn. J. Appl. Phys. 23, p.L843 (1984)
- 2) Ohori, T., Kikkawa, T., Suzuki, M., Takasaki, K., Komeno, J. : MRS Symp. Proc. 240, p.505 (1992)
- 3) Suehiro, H., Kuroda, S., Miyata, T., Ohori, T., Takikawa, M. : Proc. Intern. Conf. on Solid State Devices and Materials, p.662 (1992)
- 4) Akiyama, M., Kawarada, Y., Nishi, S., Ueda, T., Kaminishi, K. : MRS Symp. Proc. 67, p.53 (1986)
- 5) Aigo, T., Yashiro, H., Jono, A., Tachikawa, A., Moritani, A. : Electron. Lett. 28 p.1737 (1992)
- 6) Egawa, T., Nozaki, S., Soga, T., Jimbo, T., Umeno, M. : Jpn. J. Appl. Phys. 29, p.L2417 (1990)
- 7) Aigo, T., Jono, A., Tachikawa, A., Hiratsuka, R., Moritani, A. : Appl. Phys. Lett. 64, p.3127 (1994)
- 8) Aigo, T., Goto, M., Ohta, Y., Jono, A., Tachikawa, A., Moritani, A. : IEEE Trans. Electron Devices 43, p.527 (1996)
- 9) Emcore Corp. (Somerset, New Jersey 08873) カタログ (1989)
- 10) Proc. Emcore MOCVD Technology Seminar, Hosted by HAKUTO Co., Nov. 16, 1994, Tokyo
- 11) Miyazawa, S., Ishii, Y. : IEEE Trans. Electron. Device, ED-31, p.1057 (1984)
- 12) Shichijo, H., Matyi, R., Taddiken, A.H., Kao, Y.-C. : IEEE Trans. Electron. Device, 37, p.548 (1990)
- 13) Moritani, A., Tachikawa, A., Jono, A., Aigo, T., Ikematsu, T., Sano, Y., Yamagishi, C., Akiyama, M. : Jpn. J. Appl. Phys., 35, p.5664 (1996)
- 14) Goto, M., Ohta, Y., Aigo, T., Moritani, A. : IEEE Trans. Microwave Theory and Technique, 44, p.668 (1996)
- 15) Morikawa, Y., Aigo, T., Ohta, Y., Goto, M., Moritani, A. : Proc. 15th Electron. Mater. Symp., p.131 (1996)
- 16) Futagi, T., Tachikawa, A., Jono, A., Morikawa, Y., Aigo, T., Moritani, A. : Jpn. J. Appl. Phys., 35, p. 6013 (1996)
- 17) Aigo, T., Takayama, S., Goto, M., Ohta, Y., Jono, A., Tachikawa, A., Moritani, A., Ichioka, T., Akiyama, M. : Inst. Phys. Conf. Ser., No.145, p.747 (1996)